

PUB-NO: JP402087975A  
DOCUMENT-IDENTIFIER: JP 02087975 A  
TITLE: SINGLE-PHASE INVERTER

PUBN-DATE: March 28, 1990

INVENTOR-INFORMATION:

NAME

COUNTRY

NISHIJIMA, SHINSUKE

ASSIGNEE-INFORMATION:

NAME

COUNTRY

TOSHIBA CORP

APPL-NO: JP63236241

APPL-DATE: September 22, 1988

INT-CL (IPC): H02M 7/48

ABSTRACT:

PURPOSE: To achieve low loss, high efficiency and low noise by constituting the switching section of an inverter circuit through combination of a power transistor having low saturation loss and a power MOSFET which can perform high speed switching.

CONSTITUTION: The switching section of on inverter 4 comprises power transistors (Tr) T1, T4 having low saturation loss and power MOSFETs F2, F3, and driven through the 180° pulse drive circuit 9 and PWM drive circuit 10 in a drive circuit 6. By such arrangement, low loss, high efficiency and low noise can be achieved.

COPYRIGHT: (C)1990, JPO&Japio

## ⑫ 公開特許公報(A) 平2-87975

⑤ Int. Cl.<sup>5</sup>

H 02 M 7/48

識別記号

F  
Z

庁内整理番号

8730-5H  
8730-5H

⑬ 公開 平成2年(1990)3月28日

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 単相インバータ装置

⑯ 特 願 昭63-236241

⑰ 出 願 昭63(1988)9月22日

⑱ 発 明 者 西 島 信 介 東京都府中市東芝町1番地 株式会社東芝府中工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 猪 股 祥 晃 外1名

## 明 細 書

## 1. 発明の名称

単相インバータ装置

## 2. 特許請求の範囲

商用交流電源を整流した直流電源をブリッジ接続したスイッチング素子を介して交流電源に変換する単相インバータ装置において、上記ブリッジの2辺には低速スイッチング素子を、他の2辺には高速スイッチング素子を用いると共に、上記低速スイッチング素子を低周波数の180°パルスで、高速スイッチング素子を高周波数のPWMパルスでスイッチングさせることを特徴とする単相インバータ装置。

## 3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は単相インバータ装置にかかり、特に主回路の直流電源を交流に変換するスイッチング素子の選択とその制御方法に関するものである。

(従来技術)

インバータの主回路のスイッチング素子としては、半導体技術の発展に伴って、サイリスタ、GTO、パワートランジスタ、パワーMOSFET、IGBTなどがそれぞれの素子特性を生かした用途に使用されてきている。

スイッチング周波数を高くすれば出力電流の波形が改善され、電動機の低騒音化、運転効率の向上、出力フィルタの小形化などが実現できるので、周波数特性が良く、スイッチング速度の速いパワーMOSFETがインバータの主回路のスイッチング素子として採用されることが多い。

パワーMOSFETを用いた従来の単相インバータの主回路構成の一例を第7図に示す。

第7図においては、商用交流電源1をダイオードブリッジ2で整流し、コンデンサ3で平滑し、直流電源とし、インバータ回路4のパワーMOSFET F1~F4をPWM駆動回路6を介して順次スイッチングさせ、単相交流の出力5を得ている。

各パワーMOSFET F1~F4 スwitchング状態は第8図に示す通りであり、例えば低騒音インバー

タの場合には、可聴周波数の上限が10数kHzであるので各素子F1～F4を90度づつ位相のずれた正弦波PWM制御によって10kHzでスイッチングさせ、20kHzでスイッチングしたPWM波形単相交交流出力5を得て低騒音化をはかっている。

(発明が解決しようとする課題)

しかしながら一般にパワーMOSFETはオン抵抗 $R_D$ が大きいこと、高価なことなどの欠点があり、パワーMOSFETのオン抵抗が大きいことは、オン時の飽和損失が大きいという問題を招く。

一般にスイッチング素子の損失には、ターンオン損失 $P_{on}$ 、飽和損失 $P_{sat}$ (オン時損失)、ターンオフ損失 $P_{off}$ の3種があり、第3図に示すようにパワートランジスタのコレクタ－エミッタ間の電圧を $V_{CE}$ 、コレクタ電流を $I_C$ 、飽和電圧を $V_{CE,sat}$ 、またパワーMOSFETのドレイン－ソース間電圧を $V_{DS}$ 、ドレイン電流を $I_D$ 、オン時電圧を $V_{DSon}$ とし、さらに立ち上がり時間を $t_r$ 、降下時間を $t_{cf}$ 、スイッチング周波数を $f_{CH}$ とすると、パワートランジスタの場合は $P_{on} \propto I_C \cdot$

$V_{CE} \cdot t_r \cdot f_{CH}$ ,  $P_{sat} \propto I_C \cdot V_{CE,sat}$ ,  $P_{off} \propto I_C \cdot V_{CE} \cdot t_{cf} \cdot f_{CH}$ 、またパワーMOSFETの場合は $P_{on} \propto I_D \cdot V_{DS} \cdot t_r \cdot f_{CH}$ ,  $P_{sat} \propto I_D \cdot V_{DSon}$ ,  $P_{off} \propto I_D \cdot V_{DS} \cdot t_{cf} \cdot f_{CH}$ で表わされる。

パワートランジスタにおける $t_r$ ,  $t_{cf}$ は、通常数 $\mu sec$ であり、パワーMOSFETの $t_r$ ,  $t_{cf}$ は通常数十nsec～数百nsecであることから、 $f_{CH}$ ＝一定、 $V_{CE} = V_{DS}$ ,  $I_C = I_D$ とすると、パワーMOSFETの $P_{on}$ ,  $P_{off}$ はパワートランジスタに比べてはるかに小さくなる。

また電流( $I_C$ または $I_D$ )とオン時電圧( $V_{DS}$ または $V_{DSon}$ )との積で決まる $P_{sat}$ については、 $I_C$ または $I_D$ におけるオン時電圧が問題となる。

パワートランジスタの $V_{CE,sat}$ は通常約2～3V程度であり、パワーMOSFETの $V_{DSon}$ はオン抵抗 $R_D$ と $I_D$ の積で表わされ、通常 $R_D$ は、約0.2～数オームであるから、パワーMOSFETの $V_{DSon}$ は、パワートランジスタに対して約1.5倍以上になり、従って飽和損失 $P_{sat}$ も約1.5倍以上となり、大き

な容量のインバータに適用する場合に問題となる。

これを解消するために、第9図のようにパワーMOSFETを並列接続してオン抵抗を低減させる方法もあるが、これは同値の抵抗を並列接続して抵抗値を1/2にすることと同様であって $P_{sat}$ を1/2にすることができるが、主回路の素子数が倍増し、装置の容積が大きくなると共にコストも上昇するという問題がある。

本発明は、飽和損失が小さくてしかも安価なパワートランジスタと、高速スイッチングが可能なパワーMOSFETとを組合せてインバータ回路のスイッチング部を構成することによって、従来の出力波形と同一の高速スイッチングによるなめらかな電流波形を持つと共に、従来のものより低損失で安価なインバータ装置を提供することを目的としている。

[発明の構成]

(課題を解決するための手段と作用)

本発明は、単相インバータブリッジのスイッチング素子として、ブリッジの2辺にはパワー

トランジスタを用いると共に他の2辺にはパワーMOSFETを用い、パワートランジスタは低周波数の180°パルスでスイッチングさせると共にパワーMOSFETは高周波数のPWMパルスでスイッチングさせる。

すなわち単相インバータの主回路のスイッチング部をパワートランジスタとパワーMOSFETを組合せて構成し、パワートランジスタはターンオン損失 $P_{on}$ 、ターンオフ損失 $P_{off}$ の小さな低周波の領域で動作させると共に、パワーMOSFETは、高速スイッチング特性を生かして高周波でスイッチングさせているので、低損失で、かつ高速スイッチングによる電流波形のなめらかな低騒音の単相インバータ装置が安価なコストで実現できる。

(実施例)

本発明による単相インバータ装置の一実施例を第1図に示す。

第1図において、1～3は従来の第7図の場合と同様なのでその説明は省略する。破線で囲まれたインバータ4のスイッチング部はパワートラン

ジスタ T1, T4 とパワー-MOSFET F2, F3 から構成されており、それぞれ駆動回路 6 内の 180° パルス駆動回路 9 および PWM パルス駆動回路 10 で駆動される。

すなわち第 2 図に示すように 180° パルス駆動回路 9 はパワーランジスタ T1, T4 を 180° パルスでスイッチングさせ、PWM パルス駆動回路 10 はパワー-MOSFET F2, F3 を PWM パルスでスイッチングさせる。

この場合、例えば第 4 図に示すようにパワーランジスタを A 点で、パワー-MOSFET を B 点で動作させると、上段のパワーランジスタは 60Hz でスイッチングし、下段のパワー-MOSFET は 20kHz でスイッチングするので出力としては従来と同様の低騒音の出力波形が得られると共に、従来のものより低損失で安価なものとなる。

本発明の他の実施例をそれぞれ第 5 図および第 6 図に示す。

第 5 図においては、電流容量に制限のあるパワー-MOSFET を並列接続し、比較的大容量まで製作可

能なパワーランジスタは単独接続とするような構成とすることによって低損失で容量の拡大をはかっている。

また第 6 図では、スイッチング部の左右のアームを、それぞれパワーランジスタとパワー-MOSFET で構成し、パワーランジスタ T2, T4 は第 2 図における 180° パルスで、パワー-MOSFET F1, F3 は第 2 図における PWM パルスでスイッチングさせており、これによって第 1 図と同じ特性のものが得られる。

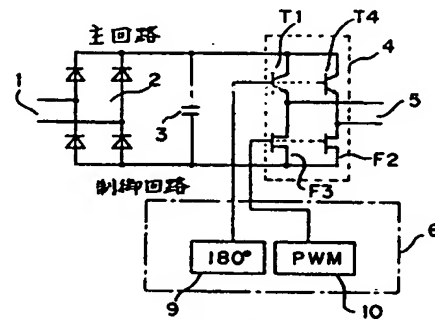
〔発明の効果〕

以上説明したように本発明によれば、単相インバータのスイッチング部をパワーランジスタとパワー-MOSFET を組合せて構成し、ランジスタは低周波でスイッチングさせ、パワー-MOSFET は高周波の PWM 制御でスイッチングさせているので、パワーランジスタの飽和損失の少なく安価である点と、パワー-MOSFET の高周波特性に優れている点の両方が利用できて低損失、高効率、低騒音で安価な単相インバータ装置を実現することができる。

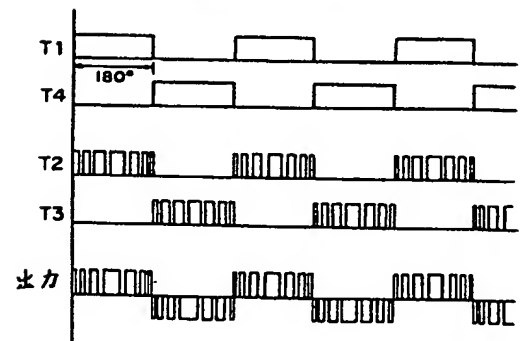
#### 4. 図面の簡単な説明

第 1 図は本発明の一実施例を示す単相インバータの主回路構成図、第 2 図は第 1 図におけるスイッチング素子の動作を示す波形図、第 3 図および第 4 図はスイッチング素子の損失を説明するための特性図、第 5 図および第 6 図はそれぞれ本発明の他の実施例を示す主回路構成図、第 7 図および第 9 図はそれぞれ従来の単相インバータの一例を示す主回路構成図、第 8 図は従来の単相インバータのスイッチング素子の動作を示す波形図である。

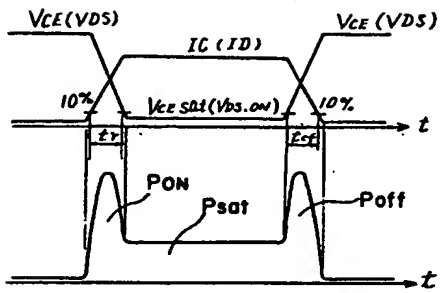
- 1 商用交流電源
- 2 ダイオードブリッジ
- 3 コンデンサ
- 4 インバータ
- 5 交流出力
- 6 駆動回路
- 9 180° パルス駆動回路
- 10 PWM パルス駆動回路
- F1～F4 パワー-MOSFET
- T1～T4 パワーランジスタ



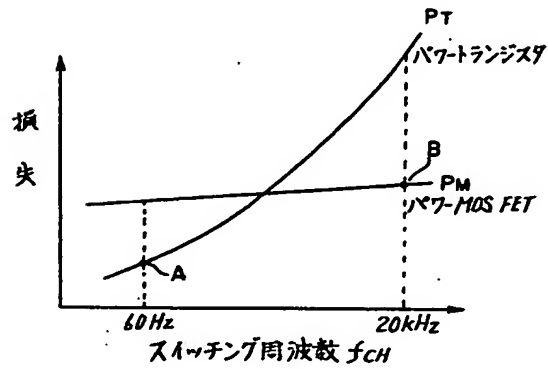
第 1 図



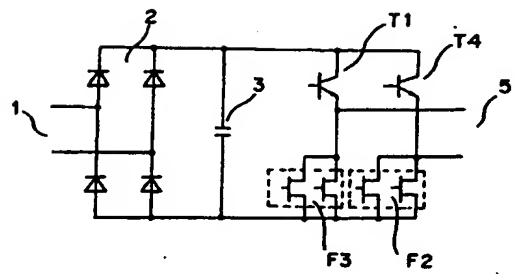
第 2 図



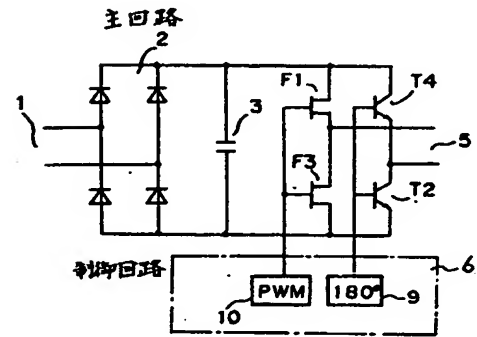
第 3 図



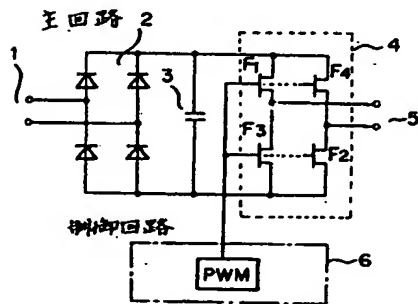
第 4 図



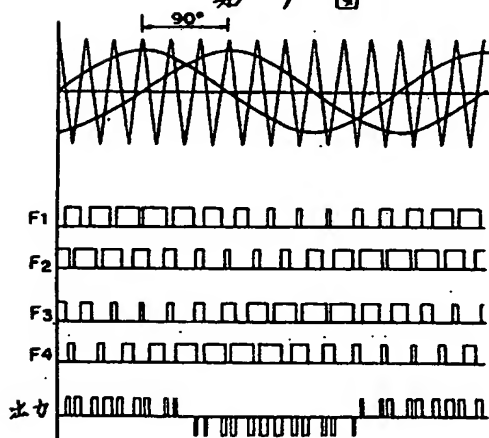
第 5 図



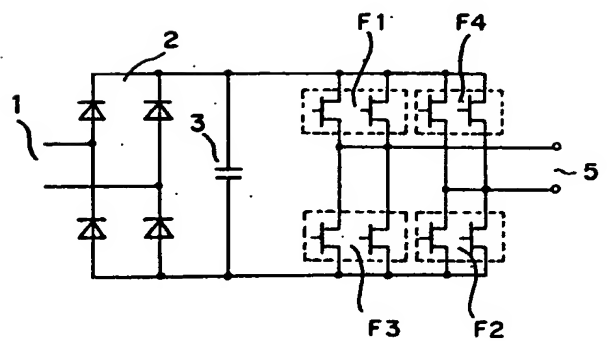
第 6 図



第 7 図



第 8 図



第 9 図